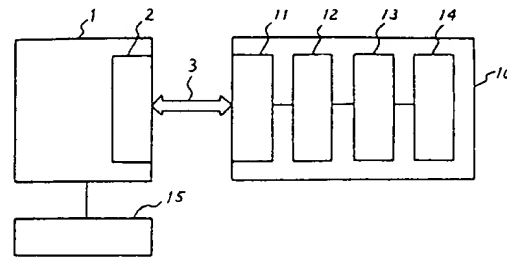


(54) EMULATION DEVICE

(11) 60-72034 (A) (43) 24.4.1985 (19) JP
 (21) Appl. No. 58-179606 (22) 28.9.1983
 (71) NIPPON DENKI K.K. (72) KAORU TOUNO(2)
 (51) Int. Cl. G06F9/44, G06F11/28

PURPOSE: To obtain a device which can be operated even if it is connected to a host machine whose command specifications are different, by providing a command converting part for converting a control command to be inputted, to its own command specification.

CONSTITUTION: A titled device is provided with a command converting part for converting a control command inputted from an interface part, to its own command specifications. For instance, in case a use desires to display the contents of 1000 address through 10FF address of a memory in an emulation device 10, on a console 15, a command is received through an interface part 2 of an information processing device 1, a communicating circuit 3 and an interface part 11, and converted to a command DM-1000, 10FF which conforms with its own command specifications by the command converting part 12. Subsequently, by this command, the contents of the memory in the emulation device 10 are converted so as to conform with a display form of a host machine, sent out to the host machine through the interface part 11, and its contents are displayed on the console 15.



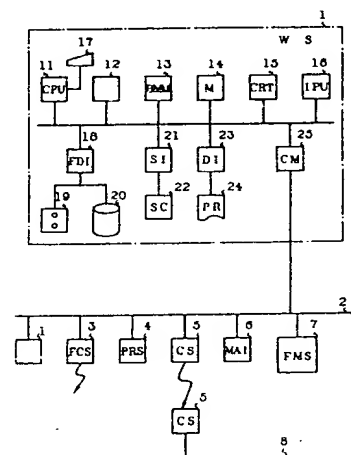
13: control part. 14: emulation part

(54) ERROR PROCESSING SYSTEM

(11) 60-72035 (A) (43) 24.4.1985 (19) JP
 (21) Appl. No. 58-179772 (22) 28.9.1983
 (71) RICOH K.K. (72) HIROMASA ISOBE
 (51) Int. Cl. G06F11/00, G06F15/62

PURPOSE: To detect easily an error, to reduce an error wave and the number of lines after recovery, and to discriminate exactly a line number by accumulating a control part and a data part at every line, and storing a delimiting pattern and consecutive numbers of the line in the control part.

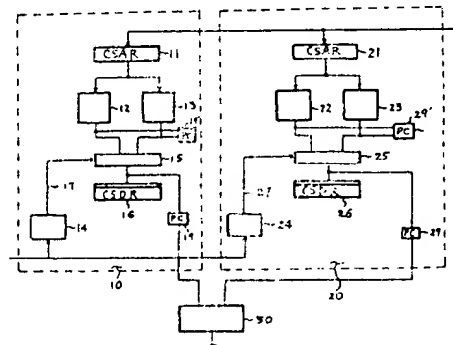
CONSTITUTION: A control part and a data part are accumulated at every line, and a delimiting pattern and consecutive numbers of the line are stored in the control part. For instance, a system is constituted of a work station WS1 consisting of an image processing unit IPU16, etc., a file management station FMS7, etc. In this state, when picture data is inputted from the WS1, the number of words is read by executing compression processing through the IPU16, the FMS7, etc., the delimiting pattern and consecutive numbers of the line are stored in a header part, and the read data is accumulated in the rear of the header part. Subsequently, when the compressed data is being read out, in case the delimiting pattern is not detected, it is decided to be an error, a line number of the error is detected, and a reload of a line coinciding with the number of error lines is executed.

**(54) ERROR DETECTING SYSTEM OF CONTROL STORAGE DEVICE**

(11) 60-72036 (A) (43) 24.4.1985 (19) JP
 (21) Appl. No. 58-177930 (22) 28.9.1983
 (71) HITACHI SEISAKUSHO K.K. (72) NORIAKI HASHIMOTO
 (51) Int. Cl. G06F11/10, G06F9/22

PURPOSE: To obtain a system for detecting an output of an erroneous bank selecting signal in each package, if it occurs, by checking a selected micro-instruction in accordance with each package, and comparing its check results.

CONSTITUTION: A micro-instruction is written in advance in one bank and the other bank by an odd parity and an even parity, respectively, a selected micro-instruction is checked in accordance with each package, and its check results are compared. For instance, in case a bank "0" is selected in both packages of CSA10 and CSB20, both output signals of parity checking circuits 19, 29 become "1", and the coincidence is detected in a comparing circuit 50. In case the bank "0" is selected in the CSA10 and the bank "1" is selected in the CSB20, an output signal of the parity checking circuit 19 and an output signals of the parity checking circuit 29 become "1" and "0", respectively, and the dissidence is detected in the comparing circuit 50.



14,24: pulse selection signal producing circuit. 12,22: bank "0". 13,23: bank "1". 15,25: bank selecting circuit

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭60-72034

⑬ Int. Cl.

G 06 F 9/44
11/28

識別記号

庁内整理番号

7361-5B
6913-5B

⑭ 公開 昭和60年(1985)4月24日

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 エミュレーション装置

⑯ 特 願 昭58-179606

⑰ 出 願 昭58(1983)9月28日

⑱ 発 明 者	東 野 薫	東京都港区芝5丁目33番1号	日本電気株式会社内
⑲ 発 明 者	大 浦 範 之	東京都港区芝5丁目33番1号	日本電気株式会社内
⑳ 発 明 者	田 中 宏	東京都港区芝5丁目33番1号	日本電気株式会社内
㉑ 出 願 人	日本電気株式会社	東京都港区芝5丁目33番1号	
㉒ 代 理 人	弁理士 内 原 晋		

明 細 書

1. 発明の名称

エミュレーション装置

2. 特許請求の範囲

制御コマンドを発行する機能を持つ情報処理装置のインターフェース部に通信回路で接続するインターフェース部と、該インターフェース部から入力される前記制御コマンドを自己のコマンド仕様に交換するコマンド変換部と、該コマンド変換部からの交換された制御コマンドを受取って動作制御を行なう制御部と、該制御部の制御によって動作するエミュレーション部とを含むことを特徴とするエミュレーション装置。

3. 発明の詳細な説明

〔発明の属する技術分野〕

本発明は、エミュレーション装置に関し、特にマイクロプロセッサのハードウェア機能のエミュー

レーションを行なうエミュレーション装置に関する。

〔従来技術〕

マイクロプロセッサを使ったシステムを設計して動かす場合、ソフトウェアが必要であり、そのソフトウェアは一度で完全なものを作るのは難しい。通常、作られたソフトウェアの誤りを訂正するためにデバッグを行う。このデバッグを助けるために、マイクロプロセッサと全く同じ命令を一命ずつ実行して、各レジスタの内容を見たり、リアルタイムで実行してそのときのマイクロプロセッサの動きを知ることができる装置としてインサーキット・エミレータがある。インサーキット・エミレータは、マイクロプロセッサと同じピン配列を有するブローンを有している。マイクロプロセッサをICソケットから取外し、そのソケットにインサーキット・エミレータのブローンを差し込むことにより、マイクロプロセッサと全く同じ命令を実行することができる。この命令を実行すると、マイクロプロセッサの実行時には分らなかったレジスタの内容、メモリに対する番組み読

出しなどを知ることができる。

第1図は従来のインサークット・エミュレータを含む情報処理システムの一例のブロック図である。

第1図において、1は情報処理装置、4はインサークット・エミュレータである。情報処理装置1はインサークット・エミュレータ4に対して制御コマンドを発行する機能を有する。情報処理装置1はインサークット・エミュレータ4に対して制御コマンドを発行する機能を有する。情報処理装置1はインサークット・エミュレータ4に対してホスト・マシンとなるので以下情報処理装置1をホスト・マシンと呼ぶ。インサークット・エミュレータはインターフェース部5、制御部6、エミュレーション部7を有し、インターフェース部5は情報処理装置のインターフェース部2と通信回路3で結ばれる。

次にこのシステムの動作を説明する。ホスト・マシンは、ソフト・ウェアを開発するための装置で、インサークット・エミュレータに対して制御

コマンドを発行する機能を持っている。このホスト・マシンから発行された制御コマンドは、インターフェース部2で通信用の信号に変換され、通信回路3を通り、インサークット・エミュレータ4へ到達する。インサークット・エミュレータ内では、インターフェース部5により通信用に変換された信号を元の制御コマンドに戻し、そのコマンドにより制御部6がエミュレータ部7を制御しエミュレーションを行う。

従来のインサークット・エミュレータは、上記制御部6に特定のホスト・マシンの持つ制御コマンドのみ解釈できる機能しか持っており、他のホスト・マシンに接続する場合、ホスト・マシンのコマンド仕様を変更しなければならないという欠点があった。

〔発明の目的〕

本発明の目的は、上記欠点を除去し、コマンド仕様の異なるホスト・マシンに接続しても動作させることのできるエミュレーション装置を提供することにある。

〔発明の構成〕

本発明のエミュレーション装置は、制御コマンドを発行する機能を持つ情報処理装置のインターフェース部に通信回路で接続するインターフェース部と、該インターフェース部から入力される前記制御コマンドを自己のコマンド仕様に交換するコマンド変換部と、該コマンド変換部からの交換された制御コマンドを受取って動作制御を行なう制御部と、該制御部の制御によって動作するエミュレーション部とを含んで構成される。

〔実施例の説明〕

次に、本発明の実施例について図面を用いて説明する。

第2図は本発明の一実施例のブロック図である。

この実施例は、制御コマンドを発行する機能を持つ情報処理装置1のインターフェース部2に通信回路3で接続するインターフェース部11と、このインターフェース部11から入力される制御コマンドを自己のコマンド仕様に交換するコマンド変換部12と、このコマンド変換部12からの

変換された制御コマンドを受取って動作制御を行なう制御部13と、この制御部13の制御によって動作するエミュレーション部14とを含んで構成される。

このエミュレーション装置は、シリアル、パレルのいずれの方式のものにも適用される。

第3図は第2図に示すコマンド変換部のブロック図である。

このコマンド変換部12は、ホスト・マシンから送られるコマンドを受取るコマンド・バッファ・レジスタ21と、プログラムを記憶するROM 24と、ROM 24に格納されたプログラムにより自己のコマンド仕様に基いたコマンドを発行するマイクロプロセッサ23と、マイクロプロセッサ23から送られるコマンドを受取り、制御部13へ送るコマンド・バッファ・レジスタ22とを含んで構成される。また、制御部13から送られて来たメモリのデータもマイクロプロセッサ23によりホスト・マシンの表示形式に合致した形式に変換する。

次に、本実施例の動作について説明する。この説明は、エミュレーション装置10のコマンド仕様とは異なるコマンド仕様のホスト・マシンとエミュレーション装置とが接続された場合について行い、また、ユーザがエミュレーション装置10内のメモリの1000番地から10FF番地の内容をコンソールに表示させようとする場合を例にとって説明することにする。

ユーザがコンソール15からDISP 1000 TO 10FFというコマンドを受取る。このコマンドは、コマンド変換部12で、自己のコマンド仕様に合致するコマンドDM-1000, 10FFに変換する。そして、そのコマンドにより制御部が、エミュレーション装置内のメモリの内容を読出し、自己の表示形式でコマンド変換部12へ送り出す。コマンド変換部12は、そのメモリの内容をホスト・マシンの表示形式に合致するように変換し、インターフェース部11を通してホスト・マシンに送り出す。そして、ホスト・マシンはそのメモリの内容をコンソール15上に表示し、一連の処

理が終わる。

コマンド変換部の動作について更に詳しく説明する。コマンド・バッファ・レジスタ21にホスト・マシンからコマンドが送られてくる。するとマイクロプロセッサ23はROM24に格納されたプログラムによりコマンド・バッファ・レジスタ22に自己のコマンド仕様に基いたコマンドを送る。

この様に、コマンドの変換は、マイクロプロセッサにより行い、ホスト・マシンのコマンド仕様に応じた変換用プログラムを格納したROMを用意しておけば、ROMを取換えるだけで、どのようなコマンド仕様のホスト・マシンに対しても本発明のエミュレーション装置は、接続し、動作することができる。また、この様な構成にすることにより、誤ったコマンド入力を行った場合、コマンド変換部で、コマンド・エラーとして検出し、ホスト・マシンにメッセージを出力するので、制御部はそれらの処理にかかわらず、エミュレーション部の制御に専念できるという利点もある。

〔発明の効果〕

本発明は、以上説明したように、エミュレーション装置にコマンド変換機能を持たせることにより、コマンド仕様の異なるホスト・マシンに接続して動作させることができ、ホスト・マシン側のソフトウェアを何ら変更する必要がないという効果を有する。

4. 図面の簡単な説明

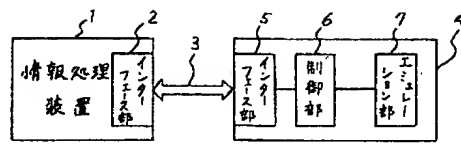
第1図は、従来のインサート・エミュレータを含む情報処理システムの一例のブロック図、第2図は本発明の一実施例のブロック図、第3図は第2図に示すコマンド変換部のブロック図である。

1……情報処理装置、2……インターフェース部、3……通信回線、4……インサート・エミュレータ、5……インターフェース部、6……制御部、7……エミュレーション部、10……エミュレーション装置、11……インターフェース部、12……コマンド変換部、13……制御部、14

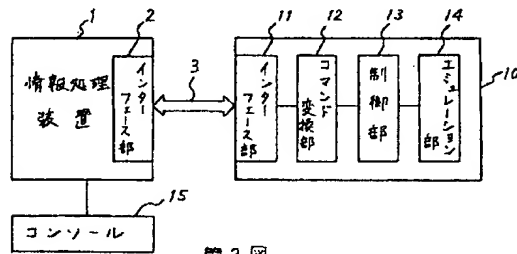
……エミュレーション部、15……コンソール、21、22……コマンド・バッファ・レジスタ、23……マイクロプロセッサ、24……ROM。

代理人 弁理士 内 原 賢

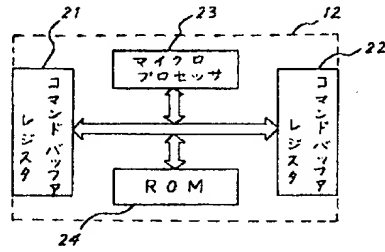




第1図



第2図



第3図